

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 58095853 A

(43) Date of publication of application: 07.06.83

(51) Int. Cl

H01L 25/08

// H02M 7/155

(21) Application number: 56192831

(71) Applicant: HITACHI LTD

(22) Date of filing: 02.12.81

(72) Inventor: IIMURA KENJI

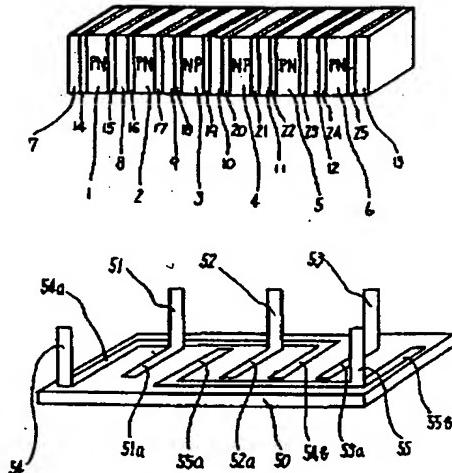
(54) SEMICONDUCTOR DEVICE

COPYRIGHT: (C)1983,JPO&Japio

(57) Abstract:

PURPOSE: To increase density and microminiaturize the device by vertically stacking semiconductor elements, and to shorten the manufacturing process by stacking and cutting wafers while adopting once mounting system to a wiring case.

CONSTITUTION: The semiconductor elements 1W6 and metallic plates (such as FeNi) 7W13 among the elements 1W6 are mutually connected by solder materials 14W25. The wiring case 50 is formed by resin such as epoxy resin, and connecting wiring terminals 51W55 are previously buried. A connecting pellet is arranged onto the wiring cases 50, and a connecting section 54a and the metallic plate 7, 51a and 8, 55a and 9, 52a and 10, 54b and 11, 53a and 12 and 55b and 13 are each connected by solder materials. The terminals 51W53 function as input terminals and 54 and 55 output terminals respectively. Lastly, the whole is sealed with resin, and a three-phase diode bridge by six semiconductor elements if formed.



① 日本国特許庁 (JP)      ① 特許出願公開  
 ② 公開特許公報 (A)      昭58-95853

④Int. Cl.  
 H 01 L 25/08  
 / H 02 M 7/155

識別記号

厅内整理番号  
 7638-5F  
 6957-5H

④公開 昭和58年(1983)6月7日

発明の数 1  
 審査請求 未請求

(全 3 頁)

## ④半導体装置

④特 願 昭56-192831

④出 願 昭56(1981)12月2日

④發 明 者 阪村健二

日立市幸町3丁目1番1号株式

会社日立製作所日立工場内  
 ④出願人 株式会社日立製作所  
 東京都千代田区丸の内1丁目5  
 番1号  
 ④代理 人 弁理士 高橋明夫

## 明細書

発明の名称 半導体装置

## 特許請求の範囲

1. PN接合を有する複数の半導体素子をろう材により積層した半導体装置において、各半導体素子間に金属板を設けたことを特徴とする半導体装置。

2. 2組の半導体素子を1組として3組を互いに特性が異なるように配列したことを特徴とする特許請求の範囲第1項記載の半導体装置。

3. 3組の半導体素子を収納ケースに形成された配線パターンにより接続することを特徴とする特許請求の範囲第2項記載の半導体装置。

## 発明の詳細な説明

本発明は3相ダイオードモジュールに適用して好適な半導体装置に関するものである。

従来、3相ダイオードブリッジのモジュールは絶縁板の上に半導体ペレットを6面平面状に配置して相互に接続し、熱ヒートシンクと共に樹脂でモールドした構造となつてゐる。そのため、部品

点数が多く、製作に手間がかかる上、外形寸法も比較的大きい(60×40×20mm程度)ものとなつていた。

本発明の目的は、製作工程を大幅に減らした高密度超小型の三相ダイオードモジュールを提供することにある。

本発明は、従来平面状に配置されていた半導体素子を、たてに積み重ねることにより高密度超小型をはかり、またその製作法には、ウエハーを積み重ねたあとで切断するとともに、配線ケースへの1回マウント方式により製作工程の短縮を図るようしたものである。

以下、本発明を図示する実施例に基づいて詳細に説明する。

第1図は3相ダイオードブリッジの回路図を示すものであつて、6個の半導体素子1～6から成り、入力端子S1、S2、S3に3相交流を入力すると、出力端子S5、S6から直流出力が送出される構成のものである。

第2図は第1図に示した3相ダイオードブリッジ

ジを実現する本発明の一実施例を示す図であるつて、半導体電子子1～6とその間の金属板(例えば、FeNiなど)7～13とは、半田材14～25で相互に接続されている。この接続ペレントは、第1図の回路の点線で囲んだ部分に相当する。すなわちペレントの特性は、第2図において左から、半導体電子子1および2はPN、半導体電子子3および4はNP、半導体電子子5および6はPNの順になつてゐる。

第3図にこの接続ペレントを設置する配線ケースを示す。配線ケース50は、例えばエポキシ樹脂で構成され、接続配線端子51～55が予めウカめ込まれてゐる。この配線ケース50の上部に第2図に示した接続ペレントが配置され、接続部54と金属板7、81と8、55と9、52と10、54と11、53と12、55と13がそれぞれろう材で接続される。すると、第1図に示す3相ブリッジの結構が実現でき、端子51～53は入力端子、54、55はそれぞれ出力端子になる。最後に、金体は第4図の

特開昭58-95853(2)  
断面構造図の如く樹脂封止される。すなわち、樹脂ケース50をかぶせて、中にベシベーシコン材(例えばシリコーンゴム)31、さらに充填材32(例えばエポキシ樹脂)を充填して封止する。また、第4図において83～39はろう材である。  
ところで、金属板7～13はFeNiである必要はなく、電気伝導性を有する材料なら何でも良いことは言うまでもない。また、実施例では半導体電子子6個による3相ダイオードブリッジを示したが、半導体電子子4個による半相ダイオードブリッジにも同様に適用できる。

以上の説明から明らかかなように、本発明によれば、接続ペレントの段階で数段角、樹脂封止等でも10度角程度の3相ダイオードモジュールが実現でき、高密度、高集積化の効果が大きい。

また樹脂の量が大幅に低減されるので、樹脂の応力が減少し、信頼性が向上する。

また、接続ペレントの製作には、半導体ウエハと半田クラッドした金属板を重ねて接着し、そのうち必要な大きさに切断すればよく、量産に適し

ているとともに、製作工程の大変複雑がはかられる。さらに、配線ケースとの接続も、部品点数が2個(接続ペレントと配線ケース)であり、かつ1回のマウント作業で良いので全体の製作工程及び製作コストは大きく低減するなど優れた効果がある。

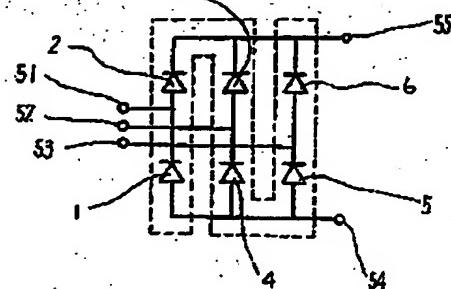
#### 図面の簡単な説明

第1図は3相ダイオードブリッジの回路図、第2図は本発明の一実施例を示す接続ペレントの構成図、第3図は配線ケースの一例を示す構成図、第4図は樹脂封止後の断面構造を示す図である。  
1～6～半導体電子子、7～13～金属板、14～25～半田材、51～53～3相入力端子、54、55～出力端子、50～配線ケース、52、53、54、55～金属板との接続部。

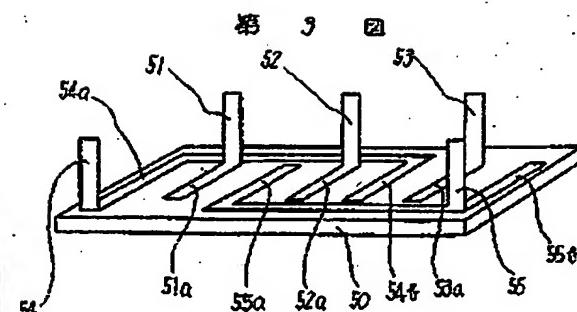
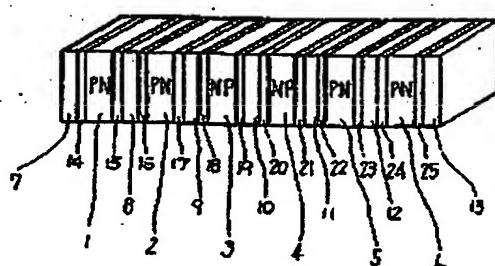
代理人弁理士高橋

特許昭58-95853(3)

第 1 図



第 2 図



第 4 図

